



EFW

Patent

Customer No. 31561
Application No.: 10/709,508
Docket No.11818-US-PA

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Applicant : Cheng et al.
Application No. : 10/709,508
Filed : May 11, 2004
For : METHOD FOR DYNAMICALLY ADJUSTING CPU
REQUENCY
Examiner : N/A
Art Unit : 2131

ASSISTANT COMMISSIONER FOR PATENTS
Arlington, VA22202

Dear Sir:

Transmitted herewith is a certified copy of Taiwan Application No.: 92134149,
filed on: 2003/12/4.

A return prepaid postcard is also included herewith.

Respectfully Submitted,
JIANQ CHYUN Intellectual Property Office

Dated: August 30, 2004

By: Belinda Lee
Belinda Lee
Registration No.: 46,863

Please send future correspondence to:

7F.-1, No. 100, Roosevelt Rd.,
Sec. 2, Taipei 100, Taiwan, R.O.C.

Tel: 886-2-2369 2800

Fax: 886-2-2369 7233 / 886-2-2369 7234

E-MAIL: BELINDA@JCIPGroup.com.tw; USA@JCIPGroup.com.tw



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder.

申 請 日：西元 2003 年 12 月 04 日
Application Date

申 請 案 號：092134149
Application No.

申 請 人：仁寶電腦工業股份有限公司
Applicant(s)

局 長

Director General

蔡 練 生

發文日期：西元 2004 年 6 月
Issue Date

發文字號：09320537700
Serial No.

CERTIFIED COPY OF
PRIORITY DOCUMENT

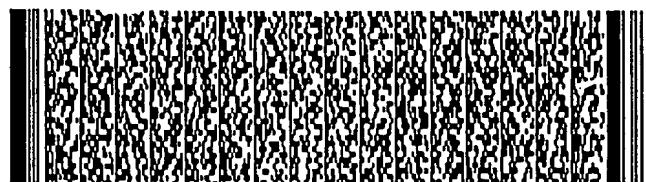
BEST AVAILABLE COPY

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一 、 發明名稱	中 文	動態調整中央處理器頻率之方法
	英 文	METHOD FOR DYNAMICALLY ADJUSTING FREQUENCY OF CPU
二 、 發明人 (共3人)	姓 名 (中文)	1. 鄭志銓 2. 黃清彬 3. 簡銘杰
	姓 名 (英文)	1. CHENG, CHIH CHUAN 2. HUANG, CHING BIN 3. CHIEN, MING CHIEH
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW 3. 中華民國 TW
	住居所 (中 文)	1. 台北市內湖區瑞光路581號 2. 台北市內湖區瑞光路581號 3. 台北市內湖區瑞光路581號
	住居所 (英 文)	1. No. 581, Jui-Kuang Rd., Nei-Hu Dist., Taipei City, Taiwan, R.O.C. 2. No. 581, Jui-Kuang Rd., Nei-Hu Dist., Taipei City, Taiwan, R.O.C. 3. No. 581, Jui-Kuang Rd., Nei-Hu Dist., Taipei City, Taiwan, R.O.C.
三 、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 仁寶電腦工業股份有限公司
	名稱或 姓 名 (英文)	1. COMPAL ELECTRONICS, INC.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 台北市內湖區瑞光路581號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 581, Jui-Kuang Rd., Nei-Hu Dist., Taipei City, Taiwan, R.O.C.
代表人 (中文)	1. 許勝雄	
代表人 (英文)	1. HSU, SHENG HSIUNG	



11818twf_ptd

四、中文發明摘要 (發明名稱：動態調整中央處理器頻率之方法)

一種動態調整中央處理器頻率之方法，首先，提供依照中央處理器使用率與前端匯流排操作頻率間關係之多個階層所產生之對應關係表。接下來，取得中央處理器之目前使用率。最後則根據此目前使用率來調整前端匯流排操作頻率至某一個對應階層，以使目前使用率包含於此對應階層所定義之中央處理器使用率範圍內。

伍、(一)、本案代表圖為：第1A圖

(二)、本案代表圖之元件代表符號簡單說明：

S102：啟動動態調整中央處理器頻率之功能

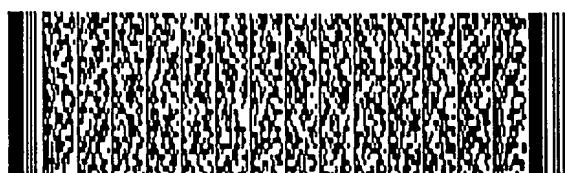
S104：取得中央處理器的目前使用率

S106：比較此目前使用率是否符合目前所在階層所對應之中央處理器使用率

S108：使用自動控制階層設定表，設定中央處理器之前端匯流排頻率

六、英文發明摘要 (發明名稱：METHOD FOR DYNAMICALLY ADJUSTING FREQUENCY OF CPU)

A method for dynamically adjusting frequency of CPU is provided. The method provides a relationship table which represents a relationship between CPU usages and operating frequencies of the Front Side Bus. After that, a current CPU usage is obtained and the operating frequency of the Front Side Bus is set to the operating frequency defined in one of a plurality of levels



四、中文發明摘要 (發明名稱：動態調整中央處理器頻率之方法)

S110：偵測動態調整中央處理器頻率之功能是否繼續

S150：根據所取得的中央處理器使用率來設定前端匯流排的操作頻率

六、英文發明摘要 (發明名稱：METHOD FOR DYNAMICALLY ADJUSTING FREQUENCY OF CPU)

in the relationship table, wherein the set level provides a CPU usage range that covers the current CPU usage.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

無

寄存日期：

寄存號碼：

熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

發明所屬之技術領域

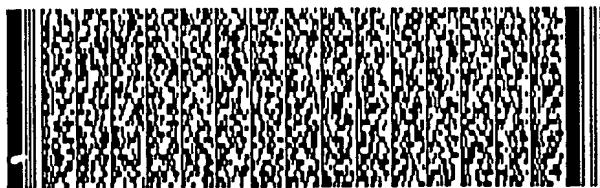
本發明是有關於一種動態調整中央處理器頻率之方法，且特別是有關於可節省電腦耗電的動態調整中央處理器頻率的技術。

先前技術

在掌上型個人電腦(Personal Digital Assistant, PDA)，或是筆記型電腦(Notebook)等可攜式電腦產品的市場日漸蓬勃的今日，除了電腦本身效能之外，電池的使用時間長短也已經成為使用者在購買時的一個考量要點。較長的電池使用時間代表了使用者可以在同樣的配備下更輕鬆的進行長途旅遊。

通常，中央處理器製造廠商會確認電源供應型態，若是由交流電源供應，則將處理器之使用率調整至最高，以效能為其考量；如果是由電池電源供應，則將適度調降時脈及電壓，以增加電池可使用時間。因此，此項習知技術僅具有兩種切換模式，即交流電源模式與電池電源模式，並無法隨著處理器使用率即時升降中央處理器時脈，而且上述之習知技術均是用於調整中央處理器之內倍頻。

目前在微軟作業系統或是其他筆記型電腦製造商中，已針對不同狀況，例如桌上型電腦/Desktop)、筆記型電腦等之電源供應型態，依據是使用電池電源或是外接交流電源來提供不同的電源管理機制。然而，使用者必須要針對自身的狀況去手動選擇上述狀況之一，以藉此得到符合目前狀況的電源管理機制。



五、發明說明 (2)

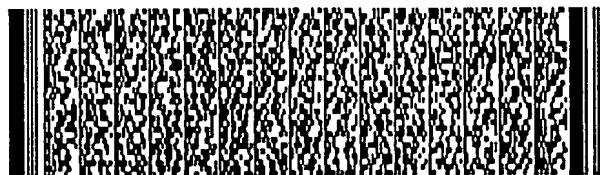
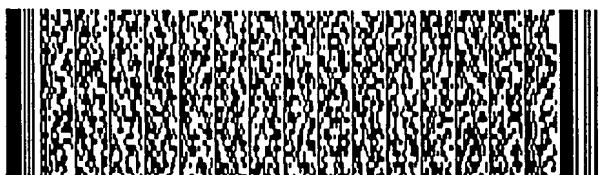
微星科技日前公開一種在微軟視窗系統下可即時升降中央處理器頻率的方法，專利公告號為511027。此項技術是在視窗介面中提供一個頻率的選擇單元，然後將所選定之頻率傳至中央處理器開始工作，並將中央處理器的工作頻率顯示在視窗介面上，藉此達到動態調升中央處理器之工作時脈及電壓，但是，其頻率限制於所選定之頻率資料，且此項技術必須增加一棵核心晶片(Core-cell Chip)，而且相關路線勢必有所更動。

發明內容

綜上所述，本發明的目的在提供一種動態調整中央處理器頻率之方法，系統可根據不同的供電狀況，藉由自動調整中央處理器頻率，節省電腦消耗電力，進而達到延長電腦系統使用的時間。

本發明提供一種動態調整中央處理器頻率之方法。此方法首先提供一對應關係表，此對應關係表包括多個階層，且每一階層定義一組前端匯流排操作頻率及相應之中央處理器使用率範圍。接下來，取得中央處理器之目前使用率。最後則根據所取得之目前使用率與對應關係表比對，調整前端匯流排操作頻率至某一個對應階層，以使目前使用率包含於此對應階層所定義之中央處理器使用率範圍內。

在本發明的一個實施例中，可針對不同的電力供應狀況，提供不同的中央處理器使用率與前端匯流排操作頻率之對應關係表。於此情況下，在軟體得到目前電力供應狀



五、發明說明（3）

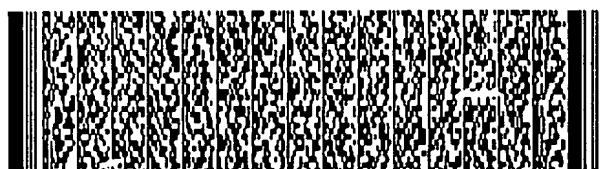
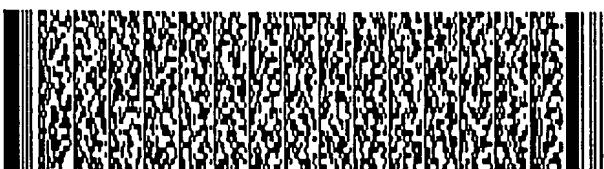
況的種類之後，就可以根據電力供應狀況的種類而決定採取不同的對應關係表。而每一種對應關係表都是以多個中央處理器使用率範圍相對應多個前端匯流排的操作頻率。接著，即可根據軟體所偵測到的中央處理器使用率來對應調整前端匯流排的操作頻率，進而改變中央處理器的運作頻率。

藉由本發明所提供的方法，系統可以根據不同的供電狀況而採用不同的中央處理器使用率與前端匯流排操作頻率對應關係表，並藉此達到不同的處理速度消耗不同的電力，有效地減少處理器非必要的耗能。尤其在電池供電模式下，藉由改變中央處理器的操作頻率，就可以達到節省電力的目的。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

實施方式

請參照第1A圖，其繪示依照本發明較佳實施例之一流程圖。首先，啟動本發明所提供之軟體之後，亦即啟動動態調整中央處理器頻率之功能後，系統將可取得至少一個中央處理器使用率與前端匯流排操作頻率之對應表（如步驟S102）。接下來，此軟體會先透過中央處理器或作業系統取得目前中央處理器的使用率（如步驟S104），並根據所取得的中央處理器使用率來設定前端匯流排的操作頻率（如步驟S150）。最後再偵測此軟體是否要繼續進行，



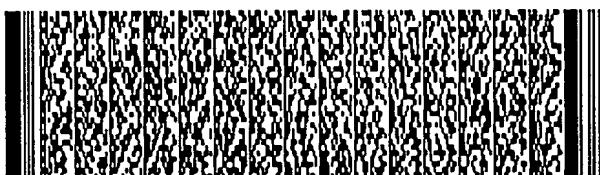
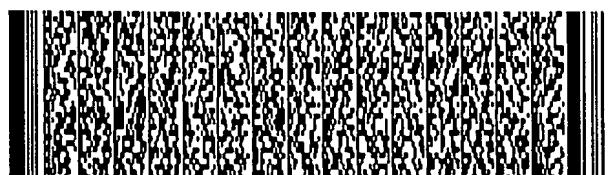
五、發明說明 (4)

並在不繼續進行的時候停止此軟體的運作（如步驟S110）。

其中，中央處理器使用率與前端匯流排操作頻率之對應表如第1B圖所示，其包含了多個階層（1～4），而且每一個階層各自定義了一個前端匯流排操作頻率以及與此前端匯流排操作頻率相對應的中央處理器使用率的範圍。舉例來說，在第1階層中所定義的前端匯流排操作頻率是133百萬赫茲（MHZ），而相對應的中央處理器使用率的範圍則是100%～70%。此種對應表可以是由此軟體所預先設定，也可以是在開機之後藉由偵測系統的硬體設備所分析而得。再者，一台機器中所使用的中央處理器使用率與前端匯流排操作頻率之對應表可以不只一個，換句話說，對於不同的供電狀態，可以提供不同的中央處理器使用率與前端匯流排操作頻率之對應表以分別達成省電或快速操作的不同效果。

此外，為了簡化對應表的內容，在第1B圖中係以簡單數字階層（如0、2、4、6）來表示前端匯流排的操作頻率，而實際的操作頻率則存放在如第1C圖所示的設定表中。如此一來，藉由更改第1C圖中各數字階層（如：SMBW, 0）所對應的操作頻率（133MHZ），就可以很輕易的在不變更對應表的狀況下更改實際的對應關係。

在本發明的一個實施例中，在取得目前中央處理器的使用率之後（如步驟S104），可以將設定前端匯流排的操作頻率（步驟S150）以下列方式進行：首先，以此中央處

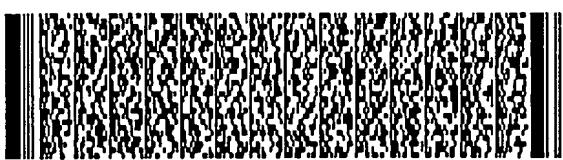


五、發明說明 (5)

理器使用率和中央處理器使用率與前端匯流排操作頻率之對應關係表作比較，比較中央處理器使用率是否符合目前所在階層所對應之中央處理器的使用率（如步驟S106）。如果中央處理器使用率符合目前所在階層所對應之中央處理器的使用率，則進行步驟S110；如果不符，則依據中央處理器使用率與操作頻率之對應關係表以及根據中央處理器之前端匯流排的設定表，設定中央處理器之前端匯流排操作頻率（如步驟S108）。

請參照第2圖，其繪示依照本發明較佳實施例於步驟S150所進行之一詳細流程圖。首先，取得中央處理器目前的使用率之後，偵測目前階層是否為最高階層或最低階層（如步驟S202）。如果目前階層為最高階層或最低階層，則進行步驟S230；反之，則繼續偵測中央處理器目前的使用率是否高於目前階層所對應的中央處理器使用率的上限（如步驟S210）。接著，如果高於目前階層所對應的中央處理器的使用率，則將前端匯流排操作頻率向上提昇一階（或將階數減一，如步驟S212）；反之，則偵測中央處理器目前使用率是否低於目前階層所對應的中央處理器的使用率的下限（如步驟S220）。在步驟S220中，如果所偵測到的中央處理器目前使用率低於目前階層所對應的中央處理器使用率的下限，則將前端匯流排頻率向下降一階（或將階數加一，如步驟S222）；反之，則繼續進行步驟S230。

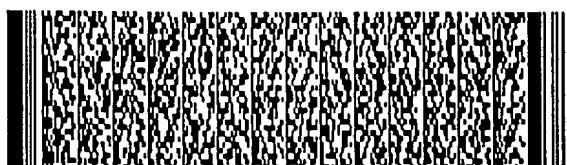
在完成步驟S212、S222、或者在步驟S202中偵測到目



五、發明說明 (6)

前階層為最高或最低階層後，此實施例之流程就會進入步驟S230以偵測目前階層是否為最高階層。如果目前階層為最高階層，則偵測中央處理器目前的使用率是否低於目前階層所對應的中央處理器使用率的下限（如步驟S232）；反之，則偵測目前階層是否為最低階層（如步驟S240）。在步驟S232中，如果先前所測得的中央處理器目前使用率低於目前階層所對應的中央處理器使用率的下限，則將前端匯流排頻率向下降一階（或將階數加一，如步驟S234）；反之，則結束整個流程。在步驟S240中，如果不是最低階層，結束整個流程；如果為最低階層，則偵測中央處理器目前的使用率是否高於目前階層所對應的中央處理器使用率的上限（如步驟S242）。在步驟S242中，如果高於目前階層所對應的中央處理器使用率的上限，則將前端匯流排頻率向上提昇一階（或將階數減一，如步驟S244）；反之，則結束整個流程。

此外，在不同的供電狀態下，各階的對應範圍也可以有不同的調整。舉例來說，雖然在第1B圖中的對應關係在階層3（中央處理器使用率介於60%~30%之間）的時候對應到前端匯流排頻率110MHz，而在階層4（中央處理器使用率介於40%~0%之間）的時候對應到前端匯流排頻率90MHz，但若在以電池供應電力的狀態下，此對應關係表可以修改為以降低頻率為主，以藉此達到省電的目的舉例來說，在電池供電的時候，可以使中央處理器使用率60%~0%的時候都對應到前端匯流排頻率90MHz（請參照第



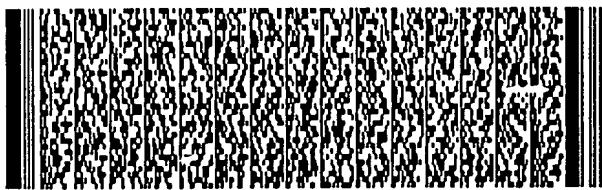
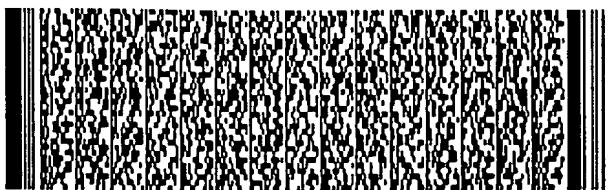
五、發明說明 (7)

3 圖)。相反的，當以外部電源(如市電)供應電力的時候，若無須考量電力的消耗，則可以以操作頻率為主要考量，盡量將操作頻率維持在高點，藉此保持原有的最高處理效率。

根據本發明較佳實施例之根據對應關係表調整前端匯流排操作頻率，其中各階之間的時脈差距調整區間以1百萬赫茲為間距，逐步調升處理器之時脈，以維持系統本身之穩定。

第4圖繪示的是提供中央處理器使用率與前端匯流排操作頻率之對應關係表前的步驟流程圖。請參考第4圖，本發明另設有保護功能，本發明會先偵測本方法是否為首次在機器上執行(如步驟S402)。如果不是首次執行，則結束流程；如果為首次執行，則必須先進行測試，以了解中央處理器所能進行調整之最大時脈區間(如步驟S404)。接著，根據此間距進行時脈區間之劃分，規劃出中央處理器使用率與前端匯流排操作頻率之對應關係表(如步驟S406)，以確保本創作所調整之時脈區間均是在安全範圍內。此一保護功能主要是因應每顆中央處理器可調整之範圍均不相同，如果是用硬體方式控制，可能無法適用於每一顆中央處理器。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1 A 圖繪示的是依照本發明較佳實施例之一動態調整中央處理器頻率之方法之流程圖。

第1 B 圖繪示的是依照本發明較佳實施例之一中央處理器使用率與前端匯流排操作頻率之對應關係表。

第1 C 圖繪示的是依照本發明較佳實施例之一中央處理器之前端匯流排的設定表。

第2 圖繪示的是依照本發明較佳實施例之一種動態調整中央處理器頻率之方法之詳細流程圖。

第3 圖繪示的是以降頻為主，依照第1B 圖所修改的中央處理器使用率與前端匯流排操作頻率之對應關係表。

第4 圖繪示的是提供中央處理器使用率與前端匯流排操作頻率之對應關係表前的步驟流程圖。

圖式標記說明：

S102：啟動動態調整中央處理器頻率之功能

S104：取得中央處理器的目前使用率

S106：比較此目前使用率是否符合目前所在階層所對應之中央處理器使用率

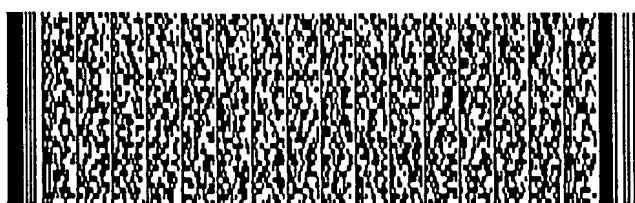
S108：使用自動控制階層設定表，設定中央處理器之前端匯流排頻率

S110：偵測動態調整中央處理器頻率之功能是否繼續

S150：根據所取得的中央處理器使用率來設定前端匯流排的操作頻率

S202：偵測目前階層是否為最高階層或最低階層

S210：偵測中央處理器之目前使用率是否高於目前所在階



圖式簡單說明

層所對應的中央處理器使用率

S212：將前端匯流排操作頻率減一

S220：偵測中央處理器之目前使用率是否低於目前所在階層所對應的中央處理器使用率

S222：將前端匯流排操作頻率加一

S230：偵測此階層是否為最高階層

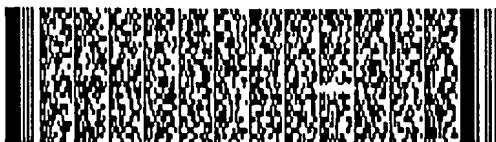
S232：偵測中央處理器之目前使用率是否低於目前所在階層所對應的中央處理器使用率

S234：將前端匯流排操作頻率之階數加一

S240：偵測此階層是否為最低階層

S242：偵測中央處理器之目前使用率是否高於目前所在階層所對應的中央處理器使用率

S244：將前端匯流排操作頻率之階數減一



六、申請專利範圍

1. 一種動態調整中央處理器頻率之方法，該方法包括：

a) 提供一對應關係表，該對應關係表包括多個階層，且每一該些階層定義一組前端匯流排操作頻率及相應之中央處理器使用率範圍；

b) 取得中央處理器之一目前使用率；以及

c) 根據該目前使用率與該對應關係表比對，調整中央處理器之前端匯流排操作頻率至一對應階層，以使該目前使用率包含於該對應階層所定義之中央處理器使用率範圍內。

2. 如申請專利範圍第1項所述之動態調整中央處理器頻率之方法，其中a步驟係包括：

a1) 偵測此方法是否首次在一機器上執行；

a2) 逐步調校找出該機器內處理器所能調整之最大時脈區間；以及

a3) 根據該時脈區間規劃出各階層，由該階層定義出中央處理器前端匯流排操作頻率與使用率之對應關係表。

3. 如申請專利範圍第2項所述之動態調整中央處理器頻率之方法，以電池供應電力時，該a3步驟之對應關係表則降低頻率規劃；以外部電源供電時，則調升頻率規劃。

4. 如申請專利範圍第1項所述之動態調整中央處理器頻率之方法，其各階層之間的時脈差距調整區間以1百萬赫茲為間距。

5. 如申請專利範圍第1項所述之動態調整中央處理器



六、申請專利範圍

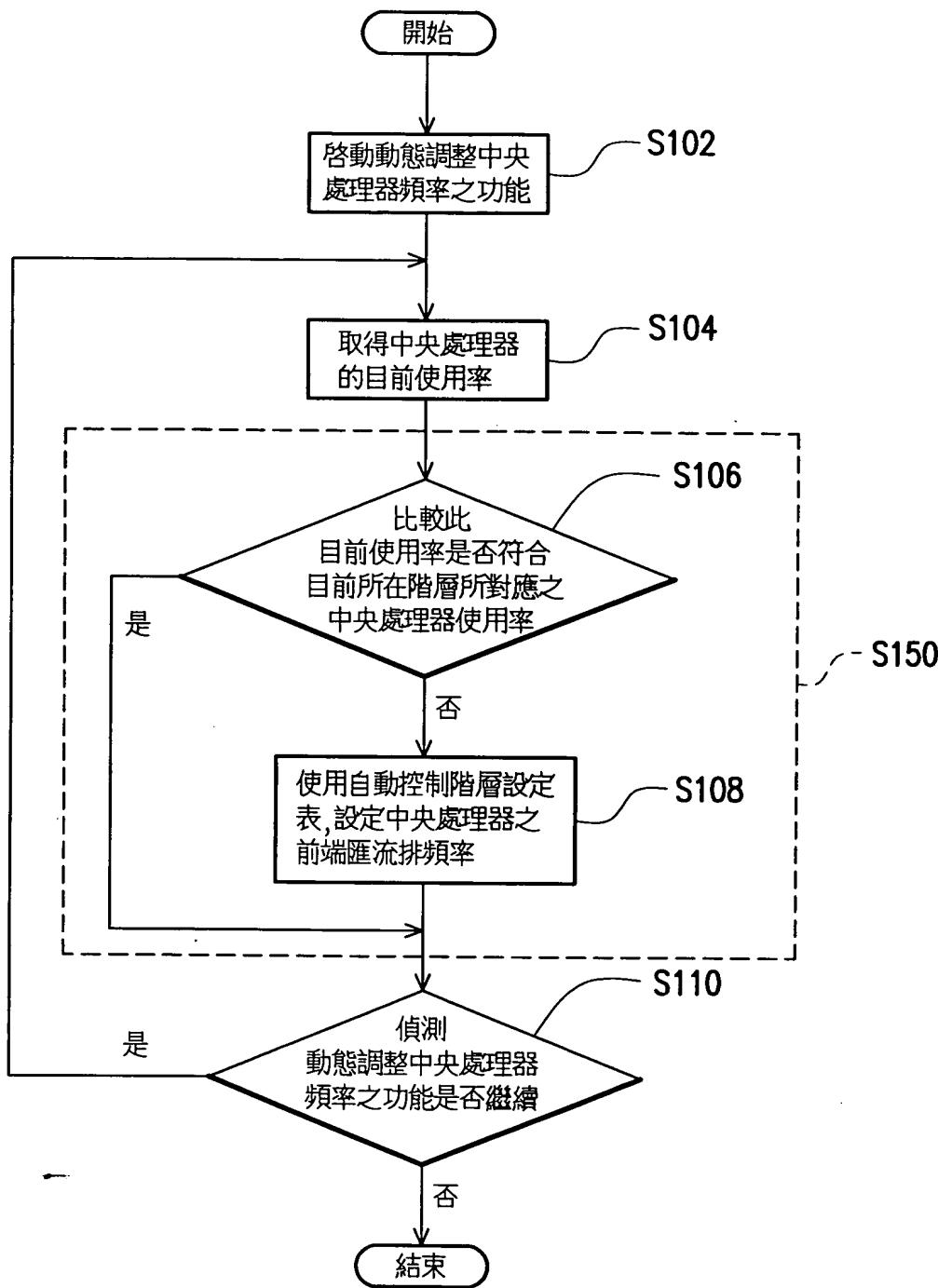
頻率之方法，其中b步驟係透過軟體量測中央處理器目前使用率。

6. 如申請專利範圍第1項所述之動態調整中央處理器頻率之方法，其中b步驟係透過作業系統量測中央處理器目前使用率。

7. 如申請專利範圍第1項所述之動態調整中央處理器頻率之方法，其中c步驟係根據中央處理器使用率與對應關係表比對，當中央處理器使用率高於目前階層，則將設定階層調整至上一階，以使中央處理器之前端匯流排操作頻率升高。

8. 如申請專利範圍第1項所述之動態調整中央處理器頻率之方法，其中c步驟係根據中央處理器使用率與對應關係表比對，當中央處理器使用率低於目前階層，則將設定階層調整至下一階，以使中央處理器之前端匯流排操作頻率降低。





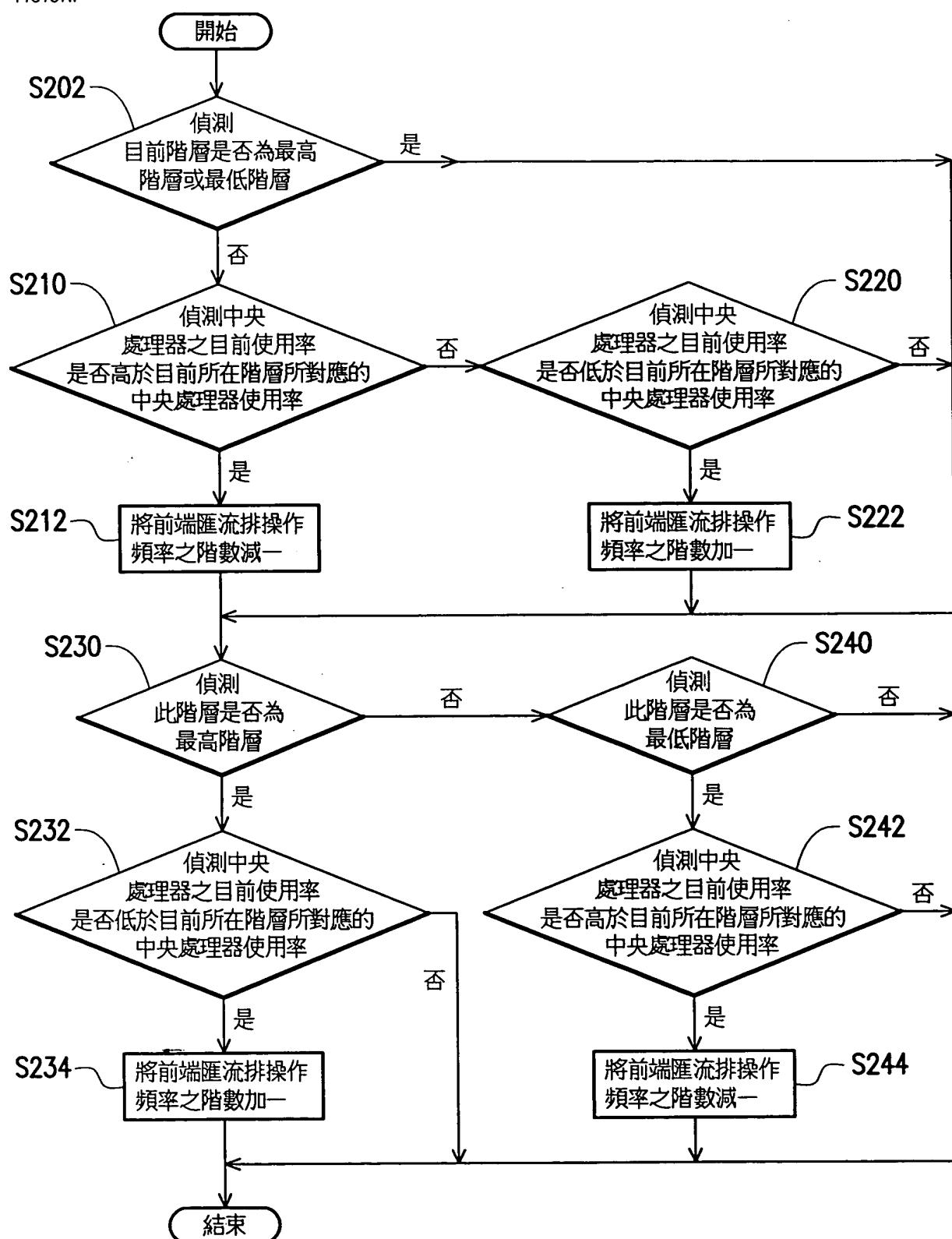
第1A圖

中央處理器使用率			4階層
階層	高	低	前端匯流排 階層(頻率)
1	100 ~ 70		0 (133MHz)
2	80 ~ 50		2 (120MHz)
3	60 ~ 30		4 (110MHz)
4	40 ~ 0		6 (90MHz)

第 1B 圖

中央處理器之前端匯流排 操作頻率之設定表
SMBW,0 \Rightarrow 133MHz
SMBW,1 \Rightarrow 125MHz
SMBW,2 \Rightarrow 120MHz
SMBW,3 \Rightarrow 115MHz
SMBW,4 \Rightarrow 110MHz
SMBW,5 \Rightarrow 100MHz
SMBW,6 \Rightarrow 90MHz

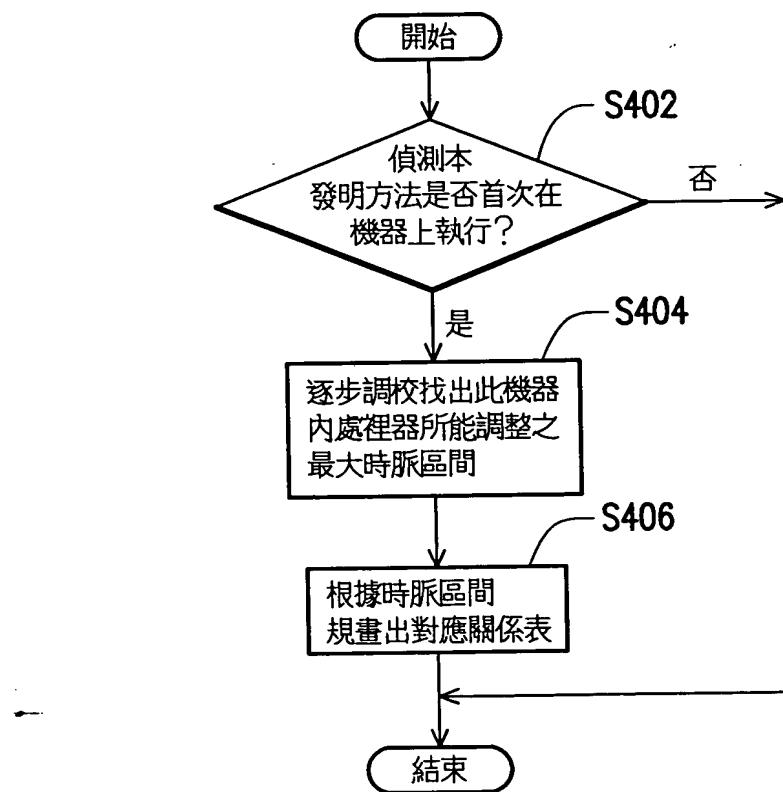
第 1C 圖



第 2 圖

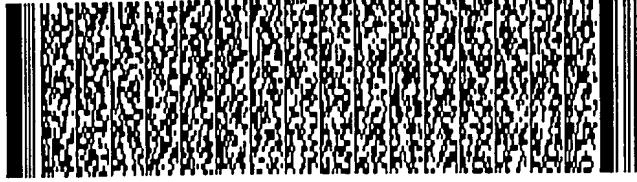
中央處理器使用率			3階層
階層	高	低	前端匯流排階層(頻率)
1	100 ~ 70		0 (133MHz)
2	80 ~ 50		2 (120MHz)
3	60 ~ 0		6 (90MHz)

第 3 圖

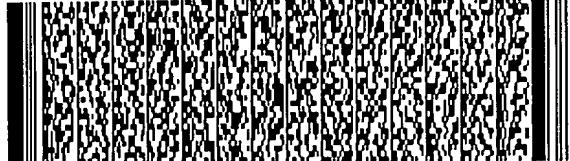


第 4 圖

第 1/15 頁



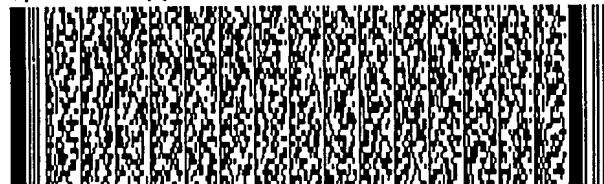
第 2/15 頁



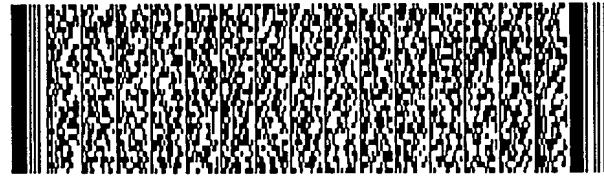
第 4/15 頁



第 5/15 頁



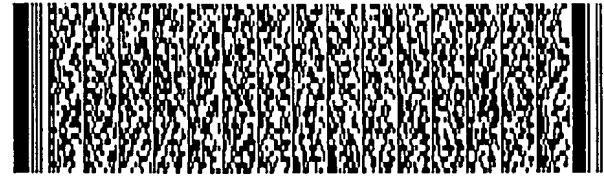
第 6/15 頁



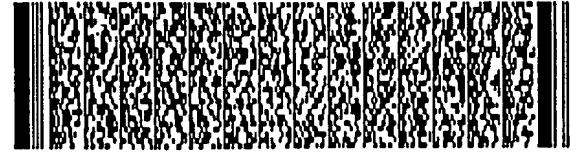
第 7/15 頁



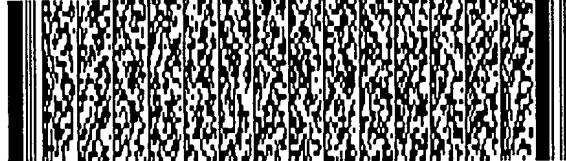
第 8/15 頁



第 9/15 頁



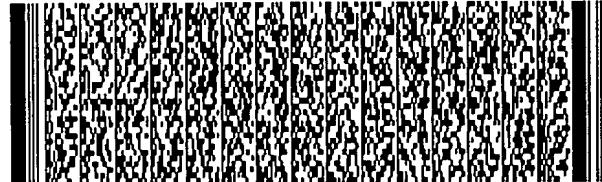
第 2/15 頁



第 3/15 頁



第 5/15 頁



第 6/15 頁



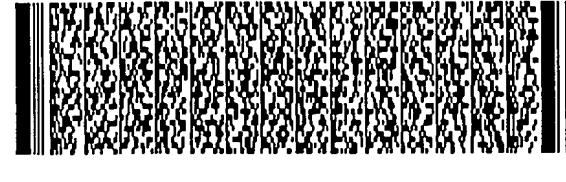
第 7/15 頁



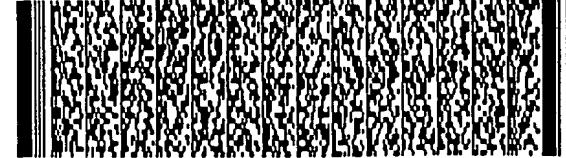
第 8/15 頁



第 9/15 頁



第 10/15 頁

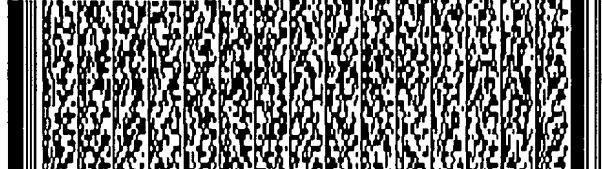


(4.5版)申請案件名稱:動態調整中央處理器頻率之方法

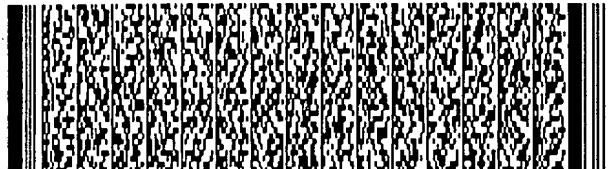
第 10/15 頁



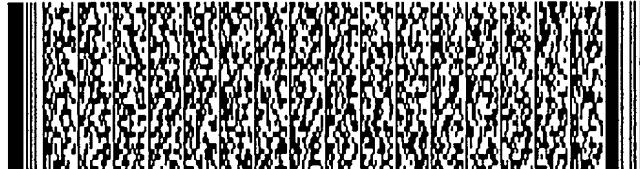
第 11/15 頁



第 11/15 頁



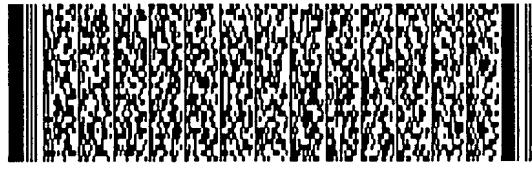
第 12/15 頁



第 13/15 頁



第 14/15 頁



第 14/15 頁



第 15/15 頁

